

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-107518

(43)Date of publication of application : 24. 04. 1998

(51)Int. Cl. H01P 5/107  
 H01L 23/12  
 H01P 3/00  
 H01P 3/12  
 H05K 3/46

(21)Application number : 08-258824 (71)Applicant : KYOCERA CORP

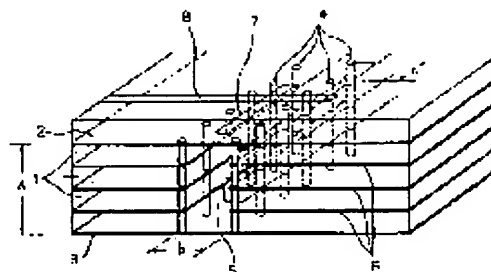
(22)Date of filing : 30. 09. 1996 (72)Inventor : UCHIMURA HIROSHI  
 TAKENOSHITA TAKESHI

## (54) DIELECTRIC WAVEGUIDE LINE AND WIRING BOARD

## (57)Abstract:

PROBLEM TO BE SOLVED: To provide a dielectric waveguide line which is used for a transmission line in the high density wiring board with high density, coupled with other high frequency transmission lines, easily manufactured by using a lamination technology and whose characteristics are made stable in a high frequency region and to provide the wiring board.

SOLUTION: A dielectric waveguide line 5 is formed with a region surrounded by a couple of main conductor layers 2, 3 formed in parallel with a dielectric body 1 inbetween and two-line of viahole groups 4 formed to connect electrically the main conductor layers 2, 3, a slot hole 7 is formed to at least one of the main conductor layers and coupled electromagnetically with a microstrip line or a coplaner line.



## LEGAL STATUS

[Date of request for examination] 25. 07. 2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's  
decision of rejection]

[Date of requesting appeal against  
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998, 2000 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-107518

(43) 公開日 平成10年(1998) 4月24日

(51) Int. Cl. <sup>6</sup>	識別記号	P I
H 0 1 P 5/107		H 0 1 P 5/107 J
H 0 1 L 23/12	3 0 1	H 0 1 L 23/12 3 0 1 L
H 0 1 P 3/00		H 0 1 P 3/00
3/12		3/12
H 0 5 K 3/46		H 0 5 K 3/46 N

審査請求 未請求 請求項の数5 O L (全 7 頁) 最終頁に続く

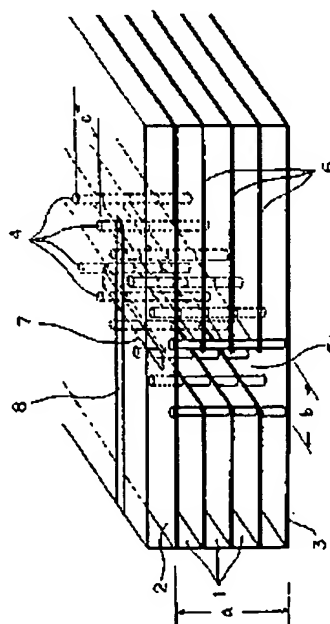
(21) 出願番号	特願平8-258824	(71) 出願人	000006633 京セラ株式会社 京都府京都市山科区東野北井ノ上町5番地の22
(22) 出願日	平成8年(1996) 9月30日	(72) 発明者	内村 弘志 鹿児島県国分市山下町1番4号 京セラ株式会社総合研究所内
		(72) 発明者	竹之下 健 鹿児島県国分市山下町1番4号 京セラ株式会社総合研究所内

(54) 【発明の名称】 誘電体導波管線路および配線基板

(57) 【要約】

【課題】 高密度の配線基板における伝送線路として利用され、他の高周波伝送線路と結合可能で、積層化技術を用いて容易に作製可能な高周波領域において特性の安定した誘電体導波管線路と配線基板を提供する。

【解決手段】 誘電体1を挟んで平行に形成された一対の主導体層2、3と、信号伝達方向に遮断波長以下の間隔で、前記主導体層2、3間を電気的に接続するように形成された二列のビアホール4群で囲まれた領域によって誘電体導波管線路5が形成され、主導体層の少なくとも一方にスロット孔7を形成し、マイクロストリップ線路やコプレーナ線路を電磁結合される。



(2)

特開平10-107518

1

## 【特許請求の範囲】

【請求項1】誘電体を挟み平行に形成された一対の主導体層と、信号伝達方向に遮断波長以下の間隔で前記主導体層間を電気的に接続するように形成された二列のバイアホール群とを具備し、前記主導体層および前記バイアホール群に囲まれた導波管領域によって電気信号を伝達する誘電体導波管線路において、少なくとも一方の主導体層に、高周波伝送線路と電磁結合させるためのスロット孔を形成したことを特徴とする誘電体導波管線路。

【請求項2】前記高周波伝送線路が、マイクロストリップ線路からなり、前記スロット孔と対峙する位置に形成されてなることを特徴とする請求項1記載の誘電体導波管線路。

【請求項3】前記高周波伝送線路が、コプレーナ線路からなり、前記スロット孔が形成された主導体層に形成されてなることを特徴とする請求項1記載の誘電体導波管線路。

【請求項4】誘電体基板と、誘電体導波管線路と、マイクロストリップ線路とを具備する配線基板であって、前記誘電体導波管線路が、誘電体を挟み平行に形成され且つ少なくとも一方にスロット孔が形成された一対の主導体層と、信号伝達方向に遮断波長以下の間隔で前記主導体層間を電気的に接続するように形成された二列のバイアホール群とを具備するとともに、前記マイクロストリップ線路を前記スロット孔と対峙する位置に形成することにより、前記誘電体導波管線路と前記マイクロストリップ線路とを電磁結合させたことを特徴とする配線基板。

【請求項5】誘電体基板と、誘電体導波管線路と、コプレーナ線路とを具備する配線基板であって、前記誘電体導波管線路が、誘電体を挟み平行に形成され且つ少なくとも一方にスロット孔が形成された一対の主導体層と、信号伝達方向に遮断波長以下の間隔で前記主導体層間を電気的に接続するように形成された二列のバイアホール群とを具備するとともに、前記コプレーナ線路を前記スロット孔が形成された主導体層にて前記スロット孔と連結させることによって前記誘電体導波管線路と前記コプレーナ線路とを電磁結合させたことを特徴とする配線基板。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、主にマイクロ波及びミリ波等の高周波の信号を伝達するための誘電体導波管線路およびそれを具備する多層配線基板や半導体パッケージなどの配線基板に関するものである。

## 【0002】

【従来技術】従来より、マイクロ波やミリ波の高周波の信号を伝達するための線路としては、同軸線路、導波管、誘電体導波管、マイクロストリップ線路等が知られている。

2

【0003】また、最近では、配線回路内には、種類の異なる線路が複数配設され、これら相互間の結合技術が必要となっており、結合方法としても様々な方法が報告されている。例えば、同軸線路と導波管または誘電体導波管の結合は、同軸線路の信号線を導波管内に挿入して結合される。その他、ストリップ線路、マイクロ波線路との結合は、電磁結合によって行われている。

## 【0004】

【発明が解決しようとする課題】最近に至り、多層構造の配線基板内に、誘電体導波管を積層技術によって形成することが望まれており、例えば、特開平6-53711号においては、誘電体基板を一対の主導体層で挟み、さらに導体層間を接続する二列に配設されたバイアホール群によって、側壁を形成した導波管線路が提案されている。この導波管線路は、誘電体材料の四方を一対の主導体層とバイアホール群による疑似的な導体壁で囲むことによって導体壁内領域を信号伝達用の線路としたものである。

【0005】このような配線基板の内部に配設される積層型の誘電体導波管線路を、主にマイクロ波及びミリ波用のセラミック多層基板あるいは半導体パッケージの伝送線路として用いる上で、基板表面に実装されたIC素子や高周波素子と接続するには、基板表面に形成されるマイクロストリップ線路やコプレーナ線路を介して接続することが考えられるが、これまで、上記の積層型誘電体導波管線路と他の伝送線路との結合構造については、具体的に検討されていないのが現状であった。

【0006】しかし、これら従来の線路には、次のような問題点がある。まず、ストリップ線路またはマイクロストリップ線路はその構成が非常に簡単で、積層化技術による作製に適しているが、30GHz以上のミリ波帯では伝送特性が劣化するという問題点がある。

【0007】一方、導波管は伝送特性において非常に優れているが、サイズの大きいという欠点がある。例えば、60GHz用の標準的な矩形導波管であってもその内径は3.76mm×1.88mmであり、マイクロ波またはミリ波用の多層基板あるいは半導体パッケージに適用するには大きすぎる。これに対して、その内部に誘電体が詰まった誘電体導波管は、誘電体の比誘電率を $\epsilon$ とすると、導波管サイズは $1/\epsilon^{1/4}$ となるので、比誘電率の大きい誘電体を用いることによって、導波管のサイズを小さくすることが出来る。しかし、基本的には誘電体の外側は導体壁で覆われている必要があるため、積層化技術により作製する事は困難であった。

【0008】また、特開平6-53711号に示されている誘電体基板を用いた導波管線路は、誘電体基板と導波管との一体化を図るとともに、生産性の向上を図るという点で優れたものである。しかし、使用する周波数のわずかな変動によって透過特性が変動するという問題があった。また、誘電体基板の比誘電率が低い場合、多層

(3)

特開平10-107518

3

基板または半導体パッケージに適用するためには、使用する周波数が限られる。例えば、伝送線路幅を1mm以下にするためには約100GHz以上の高周波域でないと実現できない。また、多くの誘電体基板は誘電正接が大きいので、導波管構造をとっても誘電損失が大きいという問題点があった。

【0009】従って、本発明の目的は、多層基板あるいは半導体パッケージにおける伝送線路として利用可能であり、積層化技術を用いて容易に作製可能な誘電体導波管線路と配線基板を提供することにある。

【0010】

【課題を解決するための手段】発明者らは、積層型の誘電体導波管線路と他の伝送線路との結合構造について検討を重ねた結果、誘電体導波管線路における主導体層の一部にスロット孔を形成し、このスロット孔を介して、他の伝送線路を対峙させることにより結合できることを見いだしたものである。

【0011】即ち、本発明の誘電体導波管線路は、誘電体を挟み平行に形成された一対の主導体層と、信号伝達方向に遮断波長以下の間隔で前記主導体層間を電気的に接続するように形成された二列のバイアホール群とを具備し、前記主導体層および前記バイアホール群に囲まれた導波管領域によって電気信号を伝達する誘電体導波管線路において、少なくとも一方の主導体層に、高周波伝送線路と電磁結合させるためのスロット孔を形成したことを特徴とするものである。

【0012】また、誘電体基板と、前記誘電体導波管線路と、マイクロストリップ線路とを具備する配線基板において、前記誘電体導波管線路の少なくとも一方の主導体層にスロット孔が形成され、前記マイクロストリップ線路を前記スロット孔と対峙する位置に形成することにより、前記誘電体導波管線路と前記マイクロストリップ線路とを電磁結合させたことを特徴とするものである。

【0013】また、前記誘電体導波管線路と、コプレーナ線路とを具備する配線基板においては、前記誘電体導波管線路の少なくとも一方の主導体層にスロット孔が形成され、前記コプレーナ線路を前記スロット孔が形成された主導体層にて前記スロット孔と連結させることにより前記誘電体導波管線路と前記コプレーナ線路とを電磁結合させたことを特徴とするものである。

【0014】

【発明の実施の形態】以下、本発明を図面を参照しながら説明する。図1は、本発明の誘電体導波管線路の一実施例を説明するための側面斜視図である。図1において、1は誘電体基板、2、3は主導体層、4はバイアホールである。

【0015】図1によれば、誘電体1を挟んで所定の間隔aをもって一対の主導体層2、3が平行に形成されている。主導体層2、3は、誘電体1の少なくとも線路形成位置を挟む上下面の一面に形成されている。また、主

4

導体層2、3間には、主導体層2、3とを電気的に接続するバイアホール4が多数設けられている。バイアホール4群は、所定間隔bをもって二列に配列され、かつバイアホールのそれぞれは、信号伝達方向、つまり線路形成方向に所定間隔cをもって形成されている。

【0016】かかる構造において、所定間隔aに対する制限は特にないが、シングルモードで用いる場合には、前記間隔bに対して、 $b/2$ 程度または2b程度とすることがよく、所定間隔cは、遮断波長以下の間隔に設定されることで電気的な壁を形成している。

【0017】平行におかれた一対の主導体層2、3間にはTEM波が伝播できるため、バイアホール4の間隔cが遮断波長 $\lambda_c$ よりも大きいと、この線路に電磁波を給電しても、ここで作られる疑似的な導波管に沿って伝播しない。しかし、バイアホール間隔cが遮断波長 $\lambda_c$ よりも小さいと、電磁波は伝送線路に対して垂直方向に伝播することができず、反射しながら伝送線路方向に伝播される。その結果、図1の構成によれば、主導体層2、3および多数のバイアホール4群によって囲まれる断面積a×bのサイズの領域Aが誘電体導波管線路5となる。

【0018】なお、バイアホール4群は二列のみならず、四列あるいは六列に配設して、バイアホール4による疑似的な導体壁を二重、三重に形成することにより、導体壁からの電磁波の漏れをより防止することができる。

【0019】また、かかる誘電体導波管線路においては、主導体層2、3の間に、導波管線路の側壁を形成するバイアホール4と接続され、主導体層2、3と平行に形成された副導体層6を形成することが望ましい。この副導体層6の形成によって、導波管線路内部から見ると、線路の側壁はバイアホール4と副導体層6によって細かな格子状になることから、線路からの電磁波の遮蔽効果を高めることができるのである。

【0020】また、本発明によれば、上記誘電体導波管線路における主導体層2、3のうち少なくとも一方に導体を形成しないスロット孔7を形成する。このスロット孔7は、主導体層の導波管線路における領域Aに面する一部に長孔として形成され、図1によれば、スロット孔7の長手方向が導波管線路方向と平行になるように形成されている。そして、主導体層2に形成されたスロット孔7と対峙する位置に、高周波伝送線路としてマイクロストリップ線路8が形成され、このスロット孔7を介して、導波管線路5とマイクロストリップ線路8とは電磁結合される。

【0021】かかる結合構造において、誘電体導波管線路5におけるa、bを $a \approx 2b$ の関係にすると誘電体1の上下面を電界と平行になる面とするTE10を主モードとして伝播する導波管と類似の構造となり、図1の結合構造でのマイクロストリップ線路8では、TEM波に

(4)

特開平10-107518

5

近いモードが伝播する。従って、具体的には、伝播させる電磁波の波長を $\lambda$ とすると、マイクロストリップ線路8のスロットの中心から線路端までの長さを $\lambda/4$ 程度、スロット孔7の長手方向長さを $\lambda/2$ 程度とすると、導波管線路5と電磁結合させることができる。

【0022】上記図1および図1の平面図である図2(a)および図2(b)のX-X'断面図である図2(b)は、マイクロストリップ線路8と導波管線路5とのTE10モードによる結合構造であって、この高周波伝送線路8は、平面的に見てスロット孔7の長手方向に対して伝送線路方向が導波管線路の中央部で直角に交差するように形成される。そして、マイクロストリップ線路8と導波管線路5の端部との長さ $d$ を $\lambda/4$ 程度とすると、端部で反射されて逆位相となった高波(図の下方に進んだ高波)は、図の上方向に進んだ高波と同位相で加わり、良好な特性が得られる。

【0023】また、図3はマイクロストリップ線路8と導波管線路5とのTM11モードによる結合構造である。図3(a)の平面図および図3(a)におけるY-Y'断面図に示されるように、スロット孔7の長手方向が誘電体導波管線路5の線路方向に対して直角となるように形成され、マイクロストリップ線路8をスロット孔7の長手方向に対して伝送線路方向が導波管線路の中央部で直角に交差するように形成される。そして、スロット孔7と導波管線路5の端部との長さ $e$ を $\lambda/4$ 程度とすると、TE10モードの場合と同様に良好な特性が得られる。

【0024】図1乃至図3に示した構造によって、誘電体導波管線路とマイクロストリップ線路とは電磁的に結合され、両線路間の信号の伝達が可能となる。そして、配線基板として、例えば、上記の配線基板の表面に形成されたマイクロストリップ線路と配線基板表面に実装されたIC素子や高周波素子とを電気的に接続し、図1乃至図3のとの接合構造によって、高周波導波管線路はマイクロストリップ線路を介してIC素子や高周波伝送線路との信号の伝達が可能となるのである。

【0025】次に、図4は、導波管線路とコプレーナ線路とのTE10モードによる結合構造を示すもので

(a)は平面図、(b)はそのX-X'断面図である。図4によれば、主導体層2には、長孔からなるスロット孔9が、長手方向が導波管線路5の線路方向と平行な方向に形成されている。また、コプレーナ線路9は、スロット孔9が形成された主導体層2に形成されており、主導体層2に形成されたスロット孔9と直交するように連結されている。

【0026】また、図5は、導波管線路とコプレーナ線路とのLSEモードによる結合構造を示すもので(a)は平面図、(b)は、そのY-Y'断面図である。図5によれば、主導体層2には、長孔からなるスロット孔9が、長手方向が導波管線路5の線路方向と垂直な方向に

6

形成されている。また、コプレーナ線路10は、スロット孔9が形成された主導体層2に形成されており、主導体層2に形成されたスロット孔9と直交するように連結されている。

【0027】図4および図5に示した構造によって、誘電体導波管線路5とコプレーナ線路10とは電磁的に結合され、両線路間の信号の伝達が可能となる。そして、配線基板として、例えば、上記のコプレーナ線路をIC素子や高周波素子と電気的に接続し、前記コプレーナ線路との接合構造によって、高周波導波管線路はコプレーナ線路を介して信号の伝達が可能となるのである。

【0028】上記の導波管線路によれば、誘電体導波管となるので誘電体1の比誘電率を $\epsilon$ とすると、導波管サイズは通常の導波管の $1/\epsilon^{1/4}$ の大きさになる。従って、誘電体1を比誘電率の大きい材料によって構成するほど、導波管サイズは小さくすることができ、高密度に配線が形成される多層配線基板または半導体パッケージの伝送線路として利用可能な大きさになる。

【0029】本発明における誘電体1としては、誘電体として機能し高周波信号の伝達を妨げることのない特性を有するものであれば、とりわけ限定するものではないが、後述するように、線路を形成する際の精度および製造の容易性の点からは誘電体1は、セラミックスからなることが望ましい。

【0030】誘電体セラミックスとしては、これまで、様々な比誘電率を持つセラミックスが知られているが、本発明の導波管線路によって高周波の信号を伝送するためには、誘電体セラミックスは常誘電体であることが望ましい。これは、一般に強誘電体セラミックスは、高周波領域では誘電損失が大きく伝送損失が大きくなるためである。従って、誘電体基板の比誘電率は4~100程度が適当である。

【0031】また、一般に配線基板やパッケージに形成される配線層の線幅は最大でも1mmであることから、比誘電率100の材料を用い、上部がH面、即ち磁界が上下の面に平行に巻く電磁界分布になるように用いた場合、用いることのできる最小の周波数は15GHzと算出され、マイクロ波領域でも利用可能となる。一方、一般的に誘電体基板として樹脂が用いられるが、この樹脂からなる誘電体は比誘電率が約2程度であるため、線幅が1mmの場合、約100GHz以上でないといけないことができない。

【0032】また、このような常誘電体セラミックスの中には、アルミナ、シリカ等のように誘電正接が非常に小さなものが多いが、全ての常誘電体が利用可能であるわけではない。導波管の場合、導体による損失はほとんどなく、信号伝送時の損失のほとんどは誘電体による損失である。誘電体による損失 $\alpha$ (dB/m)は、下記のように表される。

【0033】

(5)

特開平10-107518

7

$$\alpha = 27.3 \cdot \tan \delta / \lambda / (1 - (\lambda / \lambda_c)^2)^{1/4}$$

式中、 $\tan \delta$ ：誘電体の誘電正接

$\lambda$ ：誘電体中の波長、

$\lambda_c$ ：遮断波長

規格化された矩形導波管(WRJシリーズ)形状に準ずると、数1中の $(1 - (\lambda / \lambda_c)^2)^{1/4}$ は0.75程度である。従って、実用に共し得る伝送損失-100(dB/m)以下にするには、下記数2の関係が成立するように誘電体を選択することが必要である。

$$[0034] \quad f \cdot \varepsilon^{1/4} \cdot \tan \delta \leq 0.8$$

式中、 $f$ は使用する周波数(GHz)である。

[0035] 図1乃至図5に示した誘電体導波管線路は、セラミックス多層化技術と同様な方法で容易に作製できる。例えば、誘電体1を形成し得るセラミック粉末をドクターブレード法や圧延法によってシート状成形体(グリーンシート)を作製する。

[0036] そして、そのグリーンシートに対して、それぞれの層に応じてメタライズインクを各層の導体パターンに従い印刷し、また、誘電体導波管線路の側壁部を形成するバイアホールをパンチング、レーザー等によって形成し、そのホール内にメタライズインクを充填する。このようにして、主導体層や副導体層およびバイアホールが形成された複数のグリーンシートを位置合わせして積層し、これらを同時焼成することにより、本発明の導波管線路および配線基板を形成することができる。

[0037] この同時焼成技術によって製造する場合、例えば、誘電体セラミックスが、アルミナである場合、主導体層、副導体層、バイアホール、高周波伝送線路は、W、Mo等の高融点金属によって形成し、誘電体セラミックスがガラスセラミックス等の場合には、主導体層、副導体層、バイアホール、高周波伝送線路は、銅、銀等によって形成すればよい。

[0038]

【発明の効果】以上詳述した通り、本発明の導波管線路

8

によれば、主導体層の一部にスロット孔を形成することによって、容易に他の高周波伝送線路と電磁結合することができ、信号の伝達が可能となる。しかも、かかる構造を有する導波管線路および配線基板は、従来のセラミックス積層技術を応用して容易に作製することができ、また、比誘電率の高いセラミックスを用いることによって高密度配線の多層配線基板や半導体パッケージ等に十分適用でき、マイクロ波からミリ波まで安定した特性の導波管線路を形成することができる。

10 【図面の簡単な説明】

【図1】本発明における導波管線路とマイクロストリップ線路とのTE10モードの結合構造を説明するための概略斜視図である。

【図2】図1の結合構造の(a)平面図、(b)(a)のX-X'断面図である。

【図3】本発明における導波管線路とマイクロストリップ線路とのTM11モードの結合構造を説明するための(a)平面図および(b)(a)のY-Y'断面図である。

20 【図4】本発明における導波管線路とコプレーナ線路とのTE10モードの結合構造を説明するための(a)平面図および(b)(a)のX-X'断面図である。

【図5】本発明における導波管線路とコプレーナ線路とのTM11モードの結合構造を説明するための(a)平面図および(b)(a)のY-Y'断面図である。

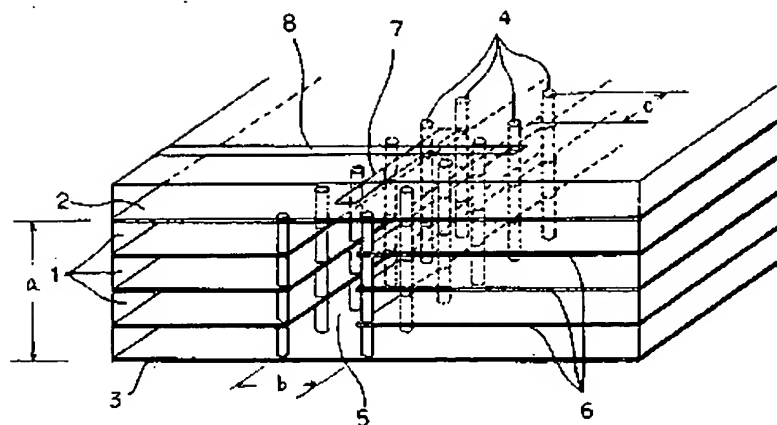
【符号の説明】

- 1 誘電体基板
- 2, 3 主導体層
- 4 バイアホール
- 5 導波管線路
- 6 副導体層
- 7, 9 スロット孔
- 8 マイクロストリップ線路
- 10 コプレーナ線路

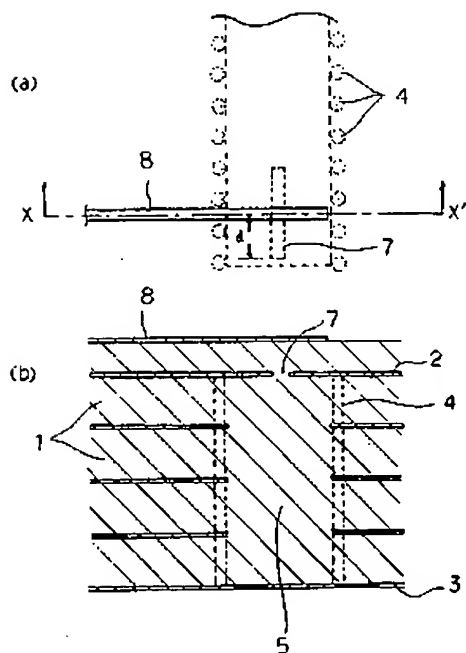
(6)

特開平10-107518

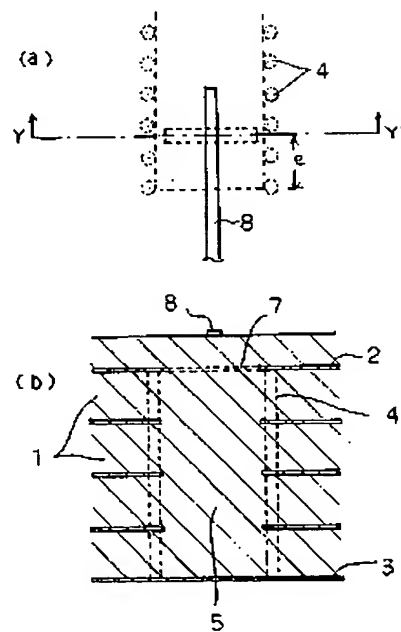
【図1】



【図2】



【図3】

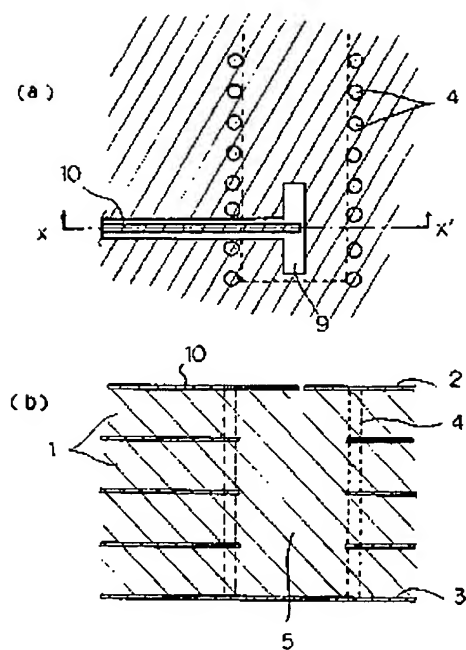




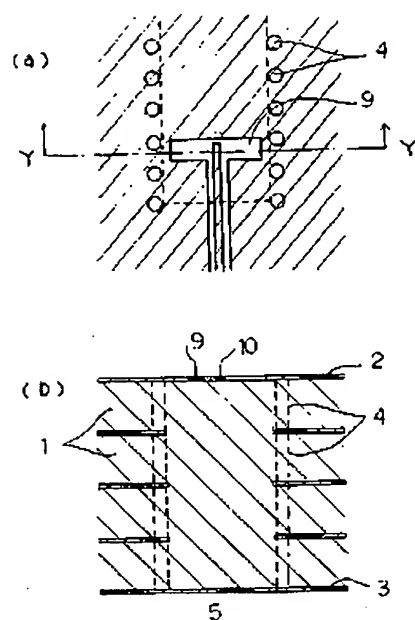
(7)

特開平10-107518

【図4】



【図5】




---

フロントページの続き

(51)Int.Cl.<sup>°</sup>  
H05K 3/46

識別記号

F I  
H05K 3/46

Q

**\* NOTICES \***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

**CLAIMS**

---

**[Claim(s)]**

[Claim 1] The main conductor layer of the couple formed in parallel on both sides of the dielectric and the Bahia hall group of two trains formed so that between the aforementioned main conductor layers might be electrically connected in the orientation of a signal transduction at intervals of below a cutoff wave length are provided. the slot for making one [ at least ] main conductor layer carry out an electromagnetic coupling to the RF transmission line in the dielectric-waveguide track which transmits an electrical signal by the waveguide field surrounded by the aforementioned main conductor layer and the aforementioned Bahia hall group -- the dielectric-waveguide track characterized by forming a hole

[Claim 2] the aforementioned RF transmission line -- microstrip line \*\*\*\* -- becoming -- the aforementioned slot -- the dielectric-waveguide track according to claim 1 characterized by coming to be formed in the position which stands face to face against a hole

[Claim 3] the aforementioned RF transmission line -- a \*\*\*\*\* track \*\*\*\* -- becoming -- the aforementioned slot -- the dielectric-waveguide track according to claim 1 characterized by coming to be formed in the main conductor layer in which the hole was formed

[Claim 4] it is a wiring substrate possessing a dielectric substrate, a dielectric-waveguide track, and a microstrip line, and the aforementioned dielectric-waveguide track forms in parallel on both sides of a dielectric -- having -- and at least one side -- a slot -- with the main conductor layer of the couple in which the hole was formed While the Bahia hall group of two trains formed so that between the aforementioned main conductor layers might be electrically connected in the orientation of a signal transduction at intervals of below a cutoff wave length is provided the aforementioned microstrip line -- the aforementioned slot -- the wiring substrate characterized by carrying out the electromagnetic coupling of the aforementioned dielectric-waveguide track and the aforementioned microstrip line by forming in the position which stands face to face against a hole

[Claim 5] it is a wiring substrate possessing a dielectric substrate, a dielectric-waveguide track, and a \*\*\*\*\* track, and the aforementioned dielectric-waveguide track forms in parallel on both sides of a dielectric -- having -- and at least one side -- a slot -- with the main conductor layer of the couple in which the hole was formed While the Bahia hall group of two trains formed so that between the aforementioned main conductor layers might be electrically connected in the orientation of a signal transduction at intervals of below a cutoff wave length is provided the aforementioned \*\*\*\*\* track -- the aforementioned slot -- the main

conductor layer in which the hole was formed -- the aforementioned slot -- the wiring substrate characterized by carrying out the electromagnetic coupling of the aforementioned dielectric-waveguide track and the aforementioned \*\*\*\*\* track by making it connect with a hole

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] this invention relates to wiring substrates, such as a multilayer-interconnection substrate, a semiconductor package, etc. possessing the dielectric-waveguide track for mainly transmitting the signal of RFs, such as microwave and a millimeter wave, and it.

[0002]

[Description of the Prior Art] Conventionally, as a track for transmitting the signal of the RF of microwave or a millimeter wave, the coaxial track, the waveguide, the dielectric waveguide, the microstrip line, etc. are known.

[0003] Moreover, by recently, in the wiring circuit, two or more tracks on which a modality is different are arranged, the joint technique of these mutuals is needed, and various technique also as the joint technique is reported. For example, combination of a coaxial track, a waveguide, or a dielectric waveguide inserts the signal line of a coaxial track into a waveguide, and is combined. In addition, combination with the strip line and a microwave track is performed by the electromagnetic coupling.

[0004]

[Problem(s) to be Solved by the Invention] It results in recently, and to form a dielectric waveguide with laminating technique in the wiring substrate of multilayer structure is desired, for example, a dielectric substrate is pinched by the main conductor layer of a couple in JP,6-53711,A, and the waveguide track in which the side attachment wall was formed is proposed by the Bahia hall group arranged by two trains which connect between conductor layers further. the false conductor according [ this waveguide track ] the four way type of dielectric materials to the main conductor layer and the Bahia hall group of a couple -- surrounding with a wall -- a conductor -- let the Kabeuchi field be a track for signal transductions

[0005] When mainly using as transmission line of the ceramic multilayer substrate for microwave and millimeter waves, or a semiconductor package, the laminating type dielectric-waveguide track arranged in the interior of such a wiring substrate Although it can consider connecting through the microstrip line and \*\*\*\*\* track which are formed in a substrate front face in order to connect with IC element and the RF element which were mounted in the substrate front face Until now, the present condition was that the joint structure of the above-mentioned laminating type dielectric-waveguide track and other transmission lines is not examined concretely.

[0006] However, there are the following troubles in the track of these former. First, although the strip line or a microstrip line is very simple for the configuration and it is suitable for production by lamination technique, there is a trouble where a transmission characteristic deteriorates, with a millimeter wave band 30GHz or more.

[0007] On the other hand, although the waveguide is very excellent in the transmission characteristic, there is a fault that it is large in size. For example, even if it is standard 60GHz rectangular waveguide of \*\*, the bore is too large for being 3.76mmx1.88mm and applying to the multilayer substrate or semiconductor package for microwave or millimeter waves. On the

other hand, when the dielectric waveguide with which the dielectric was got blocked in the interior sets specific inductive capacity of a dielectric to  $\epsilon$ , a waveguide size is  $1/\epsilon^{1/2}$ . Since it becomes, the size of a waveguide can be made small by using the dielectric with large specific inductive capacity. however -- fundamental -- the outside of a dielectric -- a conductor -- since it needed to be covered with the wall, it was difficult to produce with lamination technique

[0008] Moreover, the waveguide track using the dielectric substrate shown in the publication number 53711 [ six to ] is excellent in the point of aiming at enhancement in a productivity while it attains the unification with a dielectric substrate and a waveguide. However, there was a problem change a transparency property by slight change of the frequency to use. Moreover, the frequency to use is restricted, in order to apply to a multilayer substrate or a semiconductor package, when the specific inductive capacity of a dielectric substrate is low. For example, it is unrealizable, unless it is RF region about 100GHz or more, in order to set transmission-line width of face to 1mm or less. Moreover, since many dielectric substrates had a large dielectric dissipation factor, even if they took waveguide structure, they had the trouble where dielectric loss was large.

[0009] Therefore, the purpose of this invention can be used as transmission line in a multilayer substrate or a semiconductor package, and is to offer a producible dielectric-waveguide track and a wiring substrate easily using lamination technique.

[0010]

[Means for Solving the Problem] a part of main conductor layer [ in / as a result of artificers' repeating a study about the joint structure of a laminating type dielectric-waveguide track and other transmission lines / a dielectric-waveguide track ] -- a slot -- a hole -- forming -- this slot -- it finds out that it is combinable by confronting other transmission lines through a hole

[0011] Namely, the main conductor layer of the couple by which the dielectric-waveguide track of this invention was formed in parallel on both sides of the dielectric, The Bahia hall group of two trains formed so that between the aforementioned main conductor layers might be electrically connected in the orientation of a signal transduction at intervals of below a cutoff wave length is provided. the slot for making one [ at least ] main conductor layer carry out an electromagnetic coupling to the RF transmission line in the dielectric-waveguide track which transmits an electrical signal by the waveguide field surrounded by the aforementioned main conductor layer and the aforementioned Bahia hall group -- it is characterized by forming a hole

[0012] moreover, the wiring substrate possessing a dielectric substrate, the aforementioned dielectric-waveguide track, and a microstrip line -- setting -- one [ at least ] main conductor layer of the aforementioned dielectric-waveguide track -- a slot -- a hole forms -- having -- the aforementioned microstrip line -- the aforementioned slot -- it is characterized by carrying out the electromagnetic coupling of the aforementioned dielectric-waveguide track and the aforementioned microstrip line by forming in the position which stands face to face against a hole

[0013] moreover, the wiring substrate possessing the aforementioned dielectric-waveguide track and a \*\*\*\*\* track -- setting -- one [ at least ] main conductor layer of the aforementioned dielectric-waveguide track -- a slot -- a hole forms -- having -- the aforementioned \*\*\*\*\* track -- the aforementioned slot -- the main conductor layer in which the hole was formed -- the aforementioned slot -- it is characterized by carrying out the

electromagnetic coupling of the aforementioned dielectric-waveguide track and the aforementioned \*\*\*\*\* track by making it connect with a hole

[0014]

[Embodiments of the Invention] Hereafter, this invention is explained, referring to a drawing. Drawing 1 is an outline perspective diagram for explaining one example of the dielectric-waveguide track of this invention. As for a dielectric substrate, and 2 and 3, in drawing 1, 1 is [ the main conductor layer and 4 ] the Bahia halls.

[0015] According to drawing 1, on both sides of the dielectric 1, the main conductor layers 2 and 3 of a couple are formed in parallel with predetermined spacing a. The main conductor layers 2 and 3 are formed in the whole surface of the vertical side of a dielectric 1 which faces across a track formation position at least. Moreover, between the main conductor layer 2 and 3, many Bahia halls 4 which connect the main conductor layers 2 and 3 electrically are formed. Bahia hall 4 group has predetermined spacing b, and is arranged by two trains, and each of the Bahia hall has predetermined spacing c in the orientation of a signal transduction, i.e., the track formation orientation, and is formed in it.

[0016] In such structure, although there is especially no limit to predetermined spacing a, in using by the single mode, to the aforementioned spacing b, it is good to consider as about  $b/2$  and about [  $2b$  ], and predetermined spacing c forms the electric wall by being set as the spacing below a cutoff wave length.

[0017] Since a TEM wave can be spread between the main conductor layer 2 of the couple set in parallel, and 3, if spacing c of the Bahia hall 4 is larger than cutoff-wave-length  $\lambda_{dc}$ , even if it supplies electric power to this track in an electromagnetic wave, it will not spread along with the false waveguide made here. However, Bahia hall spacing c cannot spread the parvus and an electromagnetic wave perpendicularly to the transmission line rather than shielding wavelength  $\lambda_{dc}$ , but it is spread in the orientation of the transmission line, reflecting. Consequently, according to the configuration of drawing 1, field A of the size of cross-section  $axb$  surrounded by the main conductor layers 2 and 3 and many Bahia hall 4 groups serves as the dielectric-waveguide track 5.

[0018] in addition, the false conductor according [ arrange Bahia hall 4 group not only in two trains but in four trains or six trains, and ] to the Bahia hall 4 -- forming a wall in a duplex and Mie -- a conductor -- the leakage of the electromagnetic wave from a wall can be prevented more

[0019] Moreover, in such a dielectric-waveguide track, it is desirable to form the subconductor layer 6 which was connected with the Bahia hall 4 which forms the side attachment wall of a waveguide track among the main conductor layers 2 and 3, and was formed in parallel with the main conductor layers 2 and 3. By formation of this subconductor layer 6, if it sees from the interior of a waveguide track, since the side attachment wall of a track becomes the shape of a fine grid by the Bahia hall 4 and the subconductor layer 6, it can raise the shielding effect of the electromagnetic wave from a track.

[0020] moreover, the slot which does not form a conductor at least in one side among the main conductor layers 2 and 3 in the above-mentioned dielectric-waveguide track according to this invention -- a hole 7 is formed this slot -- according to [ a hole 7 is formed in the part which faces field A in the waveguide track of the main conductor layer as a long hole, and ] drawing 1 -- a slot -- it is formed so that the longitudinal direction of a hole 7 may become the orientation of a waveguide track, and parallel and the slot formed in the main conductor layer 2

-- a microstrip line 8 forms in the position which stands face to face against a hole 7 as RF transmission line -- having -- this slot -- the electromagnetic coupling of the waveguide track 5 and the microstrip line 8 is carried out through a hole 7

[0021] In such joint structure, if  $a$  and  $b$  in the dielectric-waveguide track 5 are made the relation of  $a \ll b$ , it will become structure similar to the waveguide which spreads TE<sub>10</sub> which makes the vertical side of a dielectric 1 the field which becomes the electric field and parallel as dominant mode, and the mode near a TEM wave will spread by the microstrip line 8 in the joint structure of drawing 1. therefore -- if wavelength of the electromagnetic wave made to spread is specifically set to  $\lambda$  -- the length from the center of the slot of a microstrip line 8 to a track edge -- about  $\lambda/4$  and a slot -- if the longitudinal direction length of a hole 7 is made about into  $\lambda/2$ , an electromagnetic coupling can be carried out to the waveguide track 5

[0022] the joint structure according [ the drawing 2 (b) which is an X-X' cross section of the drawing 2 (a) which is a plan of above-mentioned view 1 and the drawing 1, and the drawing 2 (a) ] to the TE<sub>10</sub> mode of a microstrip line 8 and the waveguide track 5 -- it is -- this RF transmission line 8 -- superficial -- seeing -- a slot -- it is formed so that the orientation of the transmission line may cross right-angled in the center section of a waveguide track to the longitudinal direction of And if length  $d$  with the edge of a microstrip line 8 and the waveguide track 5 is made about into  $\lambda/4$ , with the Hertzian wave which progressed to above [ of drawing ], the Hertzian wave (Hertzian wave to which drawing progressed caudad) which is reflected at the end and became the opposite phase will be in phase, and will be applied, and a good property will be acquired.

[0023] Moreover, drawing 3 is the joint structure by the TM<sub>11</sub> mode of a microstrip line 8 and the waveguide track 5. it is shown in the Y-Y' cross section in the plan of drawing 3 (a), and the drawing 3 (a) -- as -- a slot -- it forms so that the longitudinal direction of a hole 7 may become right-angled to the orientation of a track of the dielectric-waveguide track 5 -- having - a microstrip line 8 -- a slot -- it is formed so that the orientation of the transmission line may cross right-angled in the center section of a waveguide track to the longitudinal direction of a hole 7 and a slot -- if length  $e$  of a hole 7 and the edge of the waveguide track 5 is made about into  $\lambda/4$ , a good property will be acquired like the case in the TE<sub>10</sub> mode

[0024] the structure shown in the drawing 1 or the drawing 3 -- a dielectric-waveguide track and a microstrip line -- electromagnetism -- it is combined-like and transmission of the signal between both line ways is attained And as a wiring substrate, IC element and the RF element which were mounted in the microstrip line formed in the front face of the above-mentioned wiring substrate and the wiring substrate front face are connected electrically, and the transmission of the signal with IC element or the RF transmission line of a RF waveguide track is attained through a microstrip line according to the junction structure with the drawing 1 or the drawing 3's.

[0025] Next, drawing 4 shows the joint structure by the TE<sub>10</sub> mode of a waveguide track and a \*\*\*\*\* track, (a) is a plan and (b) is the X-X' cross section. the slot which becomes the main conductor layer 2 from a long hole according to drawing 4 -- the hole 9 is formed in the orientation where a longitudinal direction is parallel to the orientation of a track of the waveguide track 5 moreover, the \*\*\*\*\* track 9 -- \*\*\*\*\* -- the slot which is formed in the main conductor layer 2 in which the hole 9 was formed, and was formed in the main conductor layer 2 -- it is connected so that it may intersect perpendicularly with a hole 9

[0026] Moreover, drawing 5 shows the joint structure by LSE mode of a waveguide track and a \*\*\*\*\* track, (a) is a plan and (b) is the Y-Y' cross section. the slot which becomes the main conductor layer 2 from a long hole according to drawing 5 -- the hole 9 is formed in the orientation where a longitudinal direction is perpendicular to the orientation of a track of the waveguide track 5 moreover, the \*\*\*\*\* track 10 -- \*\*\*\*\* -- the slot which is formed in the main conductor layer 2 in which the hole 9 was formed, and was formed in the main conductor layer 2 -- it is connected so that it may intersect perpendicularly with a hole 9

[0027] the structure shown in the drawing 4 and the drawing 5 -- the dielectric-waveguide track 5 and the \*\*\*\*\* track 10 -- electromagnetism -- it is combined-like and transmission of the signal between both line ways is attained And as a wiring substrate, the above-mentioned \*\*\*\*\* track is electrically connected with IC element or a RF element, and the transmission of a signal of a RF waveguide track is attained through a \*\*\*\*\* track according to the junction structure with the aforementioned \*\*\*\*\* track.

[0028] Since it becomes a dielectric waveguide, when specific inductive capacity of a dielectric 1 is set to epsilon according to the above-mentioned waveguide track, a waveguide size is  $1/\epsilon^{1/2}$  of a usual waveguide. It becomes a size. Therefore, a waveguide size can be made small and becomes the size which can be used as transmission line of the multilayer-interconnection substrate or semiconductor package in which a wiring is formed with high density so that the material with large specific inductive capacity constitutes a dielectric 1.

[0029] If it has the property which functions and does not bar transmission of a RF signal as a dielectric as a dielectric 1 in this invention, although it does not divide and limit, as for a dielectric 1, from the point of the precision at the time of forming a track, and the ease of a manufacture, consisting of a ceramics is desirable so that it may mention later.

[0030] Although the ceramics which has various specific inductive capacity until now as a dielectric ceramics is known, in order to transmit the signal of a RF on the waveguide track of this invention, as for a dielectric ceramics, it is desirable that it is a paraelectric. Generally this is because as for a ferroelectric ceramics dielectric loss becomes large in a RF field and transmission loss becomes large. Therefore, four to about 100 are suitable for the specific inductive capacity of a dielectric substrate.

[0031] Moreover, when the line breadth of the wiring layer generally formed in a wiring substrate or a package is used so that the upper part may become the electromagnetic-field distribution rolled in parallel with an H plane, i.e., the field of the upper and lower sides of a magnetic field, using the material of specific inductive capacity 100 since the maximum was also 1mm, the minimum frequency which can be used is computed with 15GHz, and use of it is attained also in a microwave field. On the other hand, although a resin is generally used as a dielectric substrate, since specific inductive capacity is about about two, when line breadth is 1mm, it cannot be used unless the dielectric which consists of this resin is about 100GHz or more.

[0032] Moreover, not all paraelectricss can be used although there is much what has a very small dielectric dissipation factor in such a paraelectricss ceramics like an alumina and a silica. In the case of a waveguide, there is almost no loss by the conductor and most losses at the time of a signal transmission are losses by the dielectric. Loss alpha (dB/m) by the dielectric is expressed as follows.

[0033]

$\alpha=27.3$  and  $\tan\delta/\lambda/\{1-(\lambda/\lambda_{dc})^2\}^{1/2}$  Inside [ of a formula ], and dielectric dissipation factor [ of a  $\tan\delta$ :dielectric ]  $\lambda$  : dielectricity -- wavelength in the living body and  $\lambda_{dc}$  : if it applies to the rectangular-waveguide (WRJ series) configuration by which cutoff-wave-length standardization was carried out --  $\{1-(\lambda/\lambda_{dc})^2\}^{1/2}$  of several 1 inside It is about 0.75. Therefore, in order to carry out to below the transmission loss -100 (dB/m) that may \*\* to practical use, it is required to choose a dielectric so that the relation with the two following may be materialized.

[0034]  $f$  --  $f$  is a frequency (GHz) to use among  $-\epsilon^{1/2}$ , and  $\tan\delta \leq 0.8$  formula

[0035] The dielectric-waveguide track shown in the drawing 1 or the drawing 5 is easily producible by the same technique as ceramic multilayering technique. For example, a sheet-like Plastic solid (green sheet) is produced for the ceramic powder which can form a dielectric 1 by the doctor blade method or the rolling-out method.

[0036] And the Bahia hall which prints metallizing ink according to the conductor pattern of each class according to each layer, and forms the side-attachment-wall section of a dielectric-waveguide track is formed with a punching, laser, etc. to the green sheet, and it is filled up with metallizing ink in the hole. Thus, the waveguide track and wiring substrate of this invention can be formed by the main conductor layer, a subconductor layer, and the Bahia hall carrying out position doubling of the green sheet of a formation \*\*\*\* plurality, carrying out a laminating, and carrying out simultaneous baking of these.

[0037] When manufacturing with this simultaneous baking technique (for example, when a dielectric ceramics is an alumina), the main conductor layer, a subconductor layer, the Bahia hall, and the RF transmission line are formed by refractory metals, such as W and Mo, and, in the case of a glass-ceramics etc., a dielectric ceramics should just form the main conductor layer, a subconductor layer, the Bahia hall, and the RF transmission line with copper, silver, etc.

[0038]

[Effect of the Invention] according to [ as explained in full detail above ] the waveguide track of this invention -- a part of main conductor layer -- a slot -- by forming a hole, an electromagnetic coupling can be easily carried out to other RF transmission lines, and transmission of a signal is attained And by being able to apply the conventional ceramic laminating technique, and being able to produce easily, and using the ceramics with high specific inductive capacity, the waveguide track and wiring substrate which have such structure can be enough applied to a multilayer-interconnection substrate, a semiconductor package, etc. of a high-density wiring, and can form the waveguide track of the property stabilized from the microwave to the millimeter wave.

[Brief Description of the Drawings]

[Drawing 1] It is an outline perspective diagram for explaining the joint structure in the TE10 mode of the waveguide track and microstrip line in this invention.

[Drawing 2] They are (a) plan of the joint structure of drawing 1 , and the X-X' cross section of (b) and (a).

[Drawing 3] They are (a) plan for explaining the joint structure in the TM11 mode of the waveguide track and microstrip line in this invention, and the Y-Y' cross section of (b) and (a).

[Drawing 4] They are (a) plan for explaining the joint structure in the TE10 mode of the waveguide track and \*\*\*\*\* track in this invention, and the X-X' cross section of (b) and (a).



[Drawing 5] They are (a) plan for explaining the joint structure in the TM11 mode of the waveguide track and \*\*\*\*\* track in this invention, and the Y-Y' cross section of (b) and (a).

[Description of Notations]

1 Dielectric Substrate

2, 3 Main conductor layer

4 Bahia Hall

5 Waveguide Track

6 SubConductor Layer

7 and 9 a slot -- hole

8 Microstrip Line

10 \*\*\*\*\* Track